

Title: IMAGE PROCESSING
APPARATUS
Inventor(s): Gaku TAKANO et al.
DOCKET NO.: 016907-1248

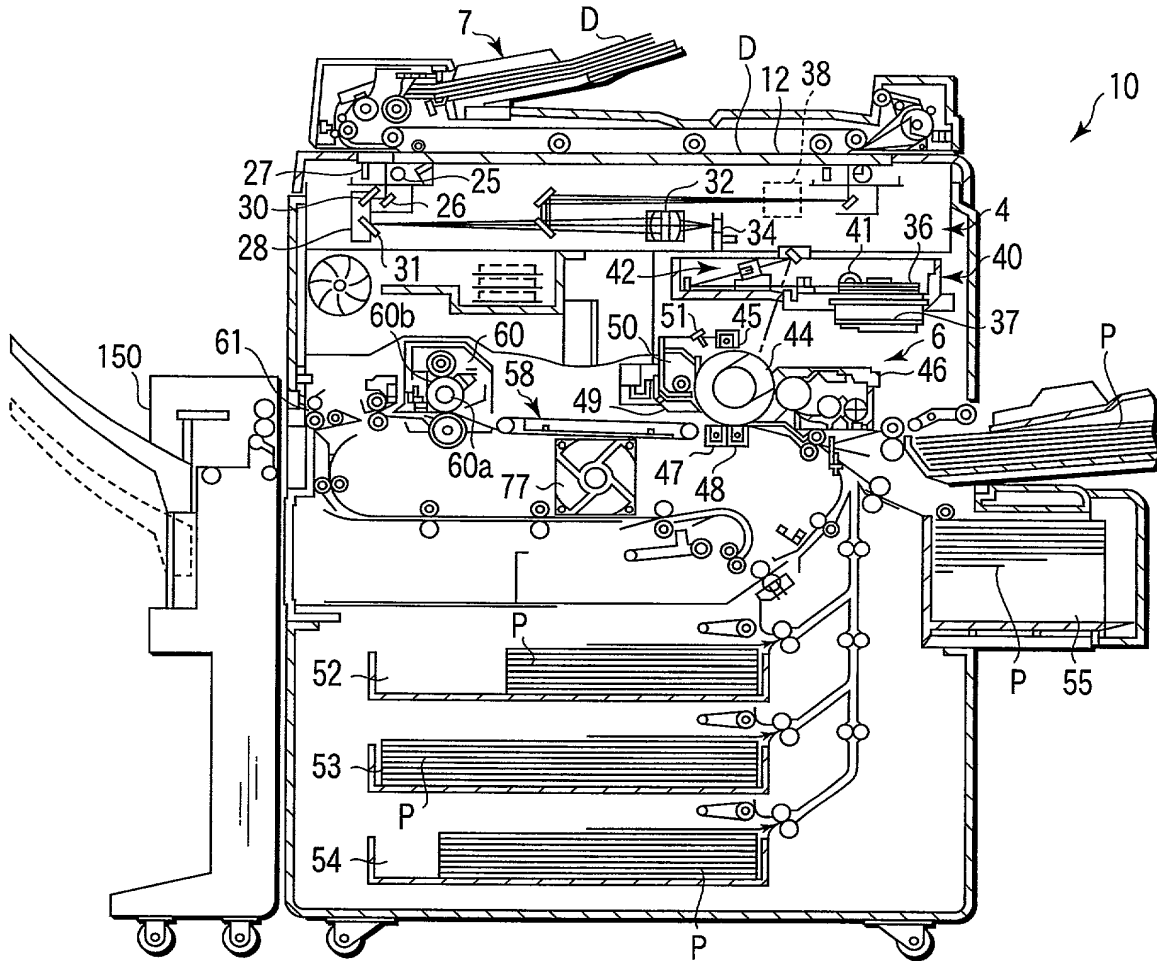


FIG. 1

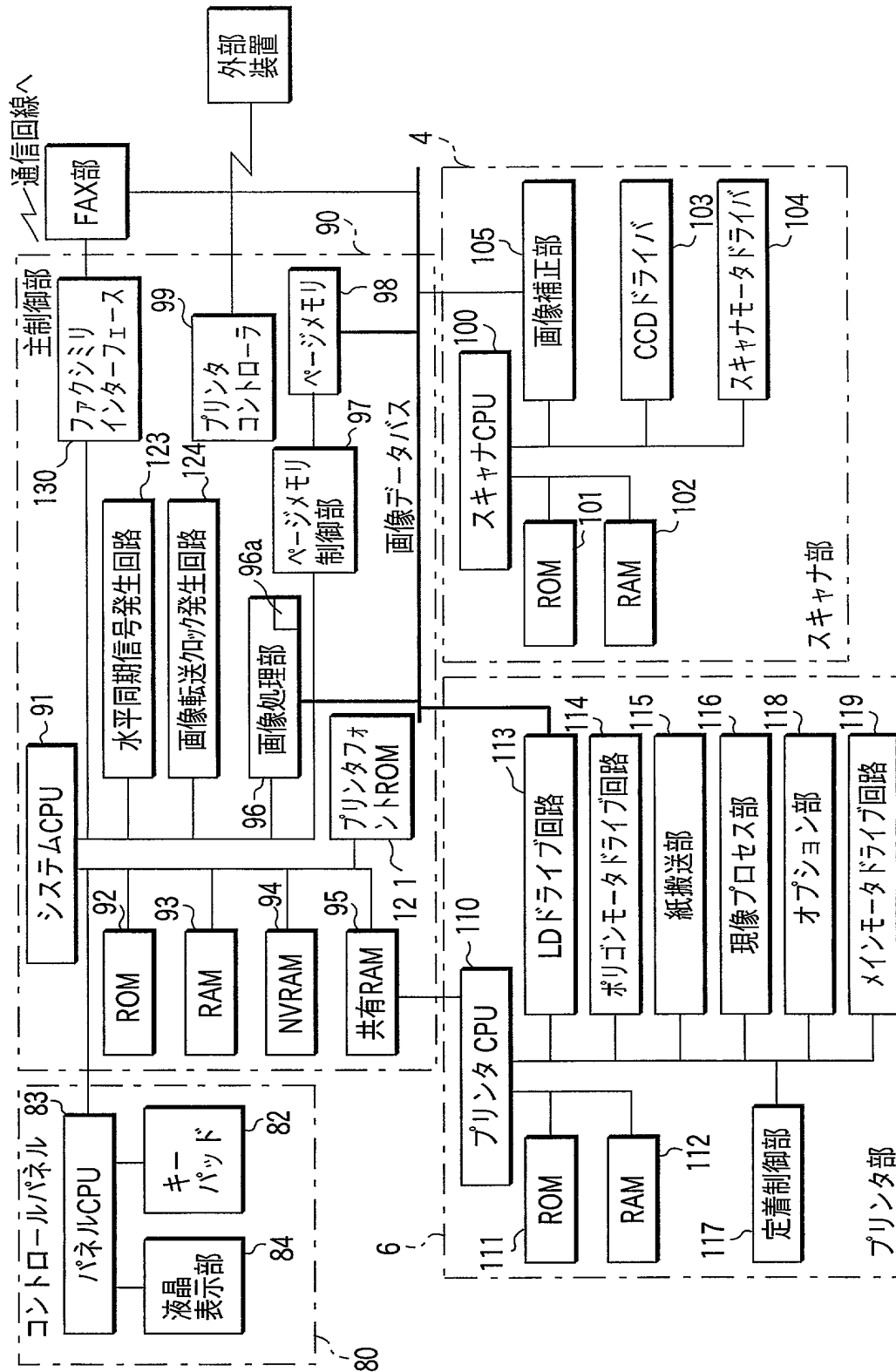


FIG. 2

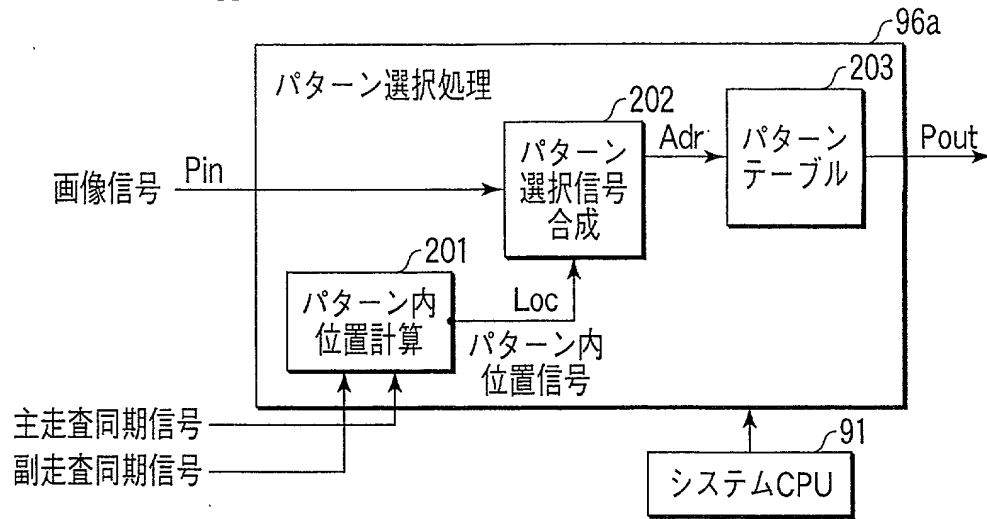


FIG. 3

Loc
(パターン内での位置を一次元で表す)

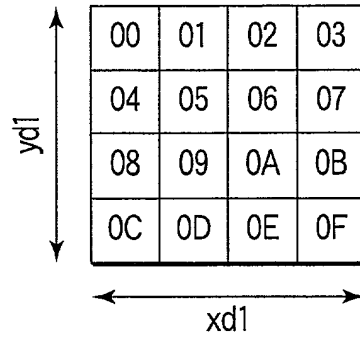


FIG. 4

Pin=10 (16進)
に対応するパターン

80	00	00	00
00	00	00	00
00	00	00	00
00	00	00	00

FIG. 5A

Pin=20 (16進)
に対応するパターン

80	00	00	00
00	00	00	00
00	00	80	00
00	00	00	00

FIG. 5B

Pin=40 (16進)
に対応するパターン

80	00	00	00
00	80	00	00
00	00	80	00
00	00	00	80

FIG. 5C

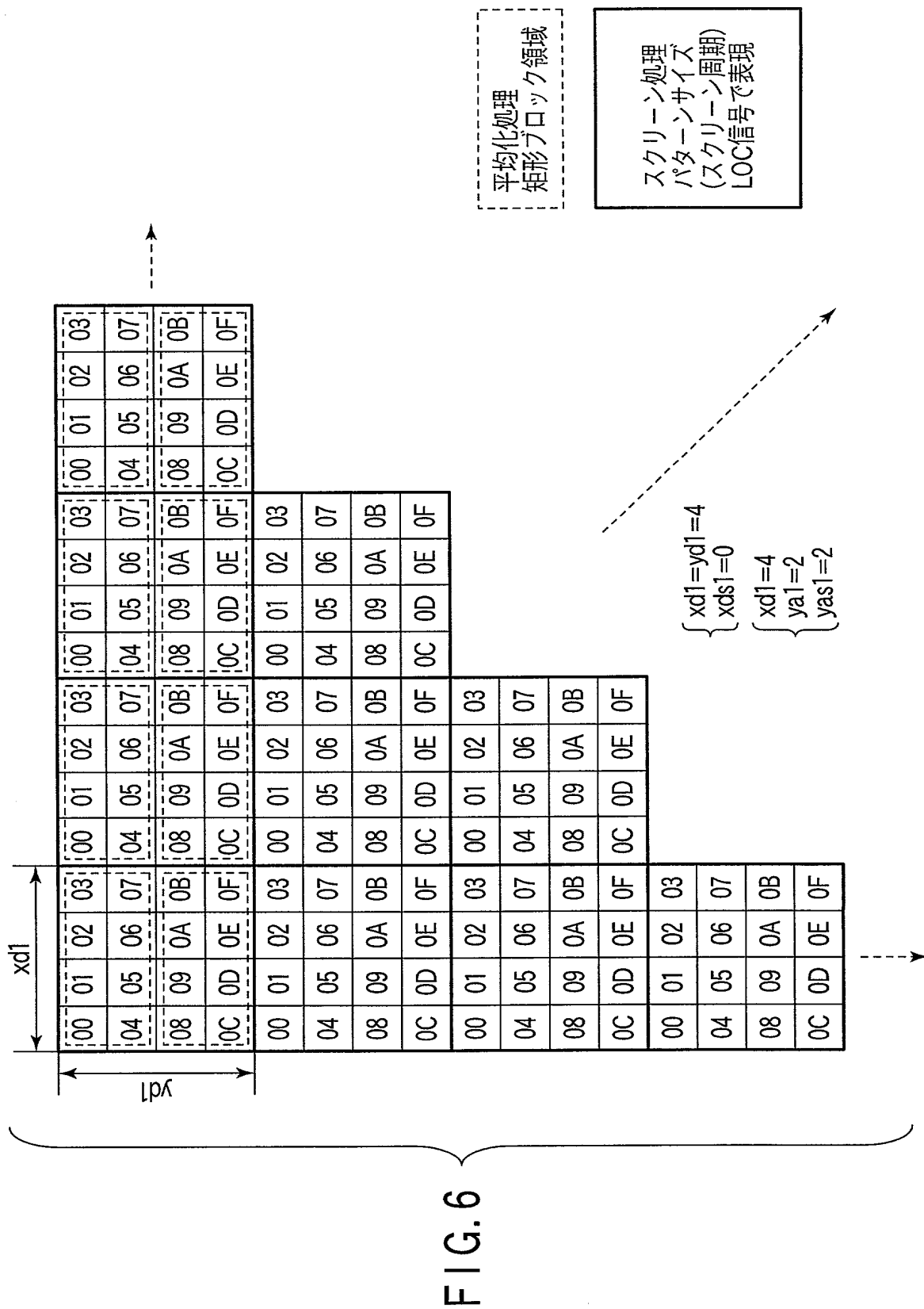
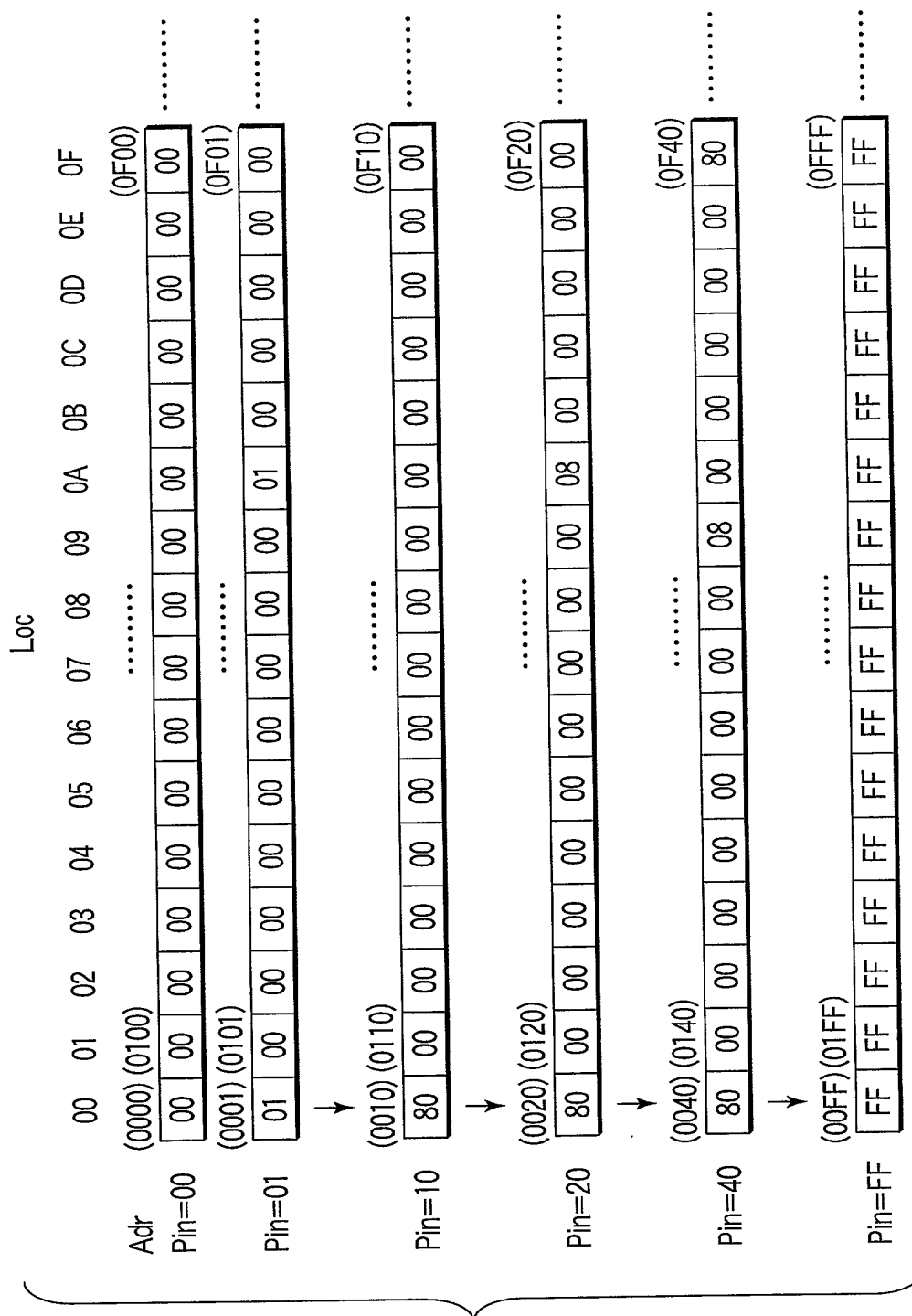


FIG. 7



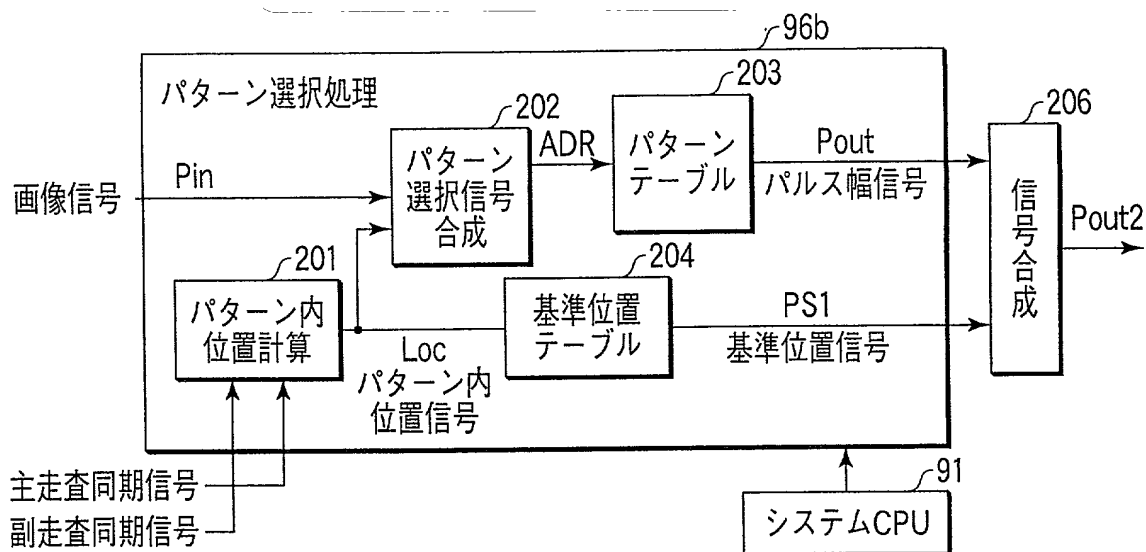


FIG. 8

03	02	00
03	02	00

03: 右
02: 左
00: 中心

FIG. 9A

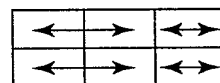


FIG. 9B

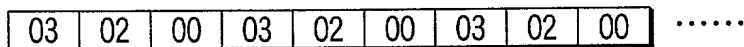


FIG. 9C

80	80	00
00	FF	00

FIG. 9D

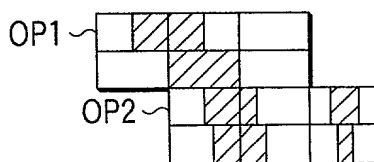


FIG. 9E

FIG. 10

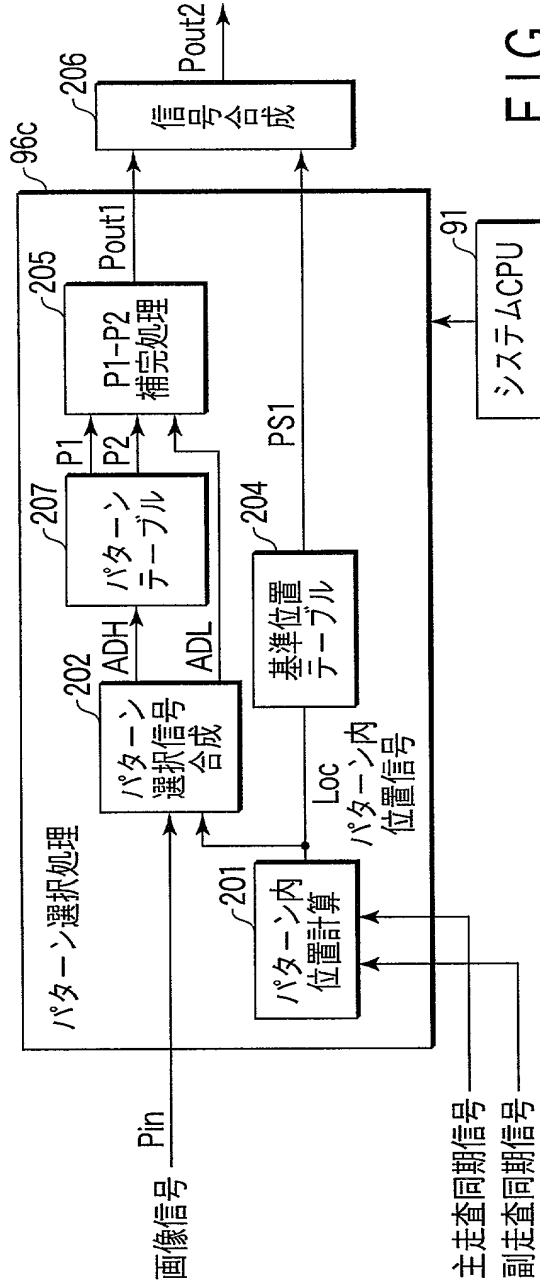
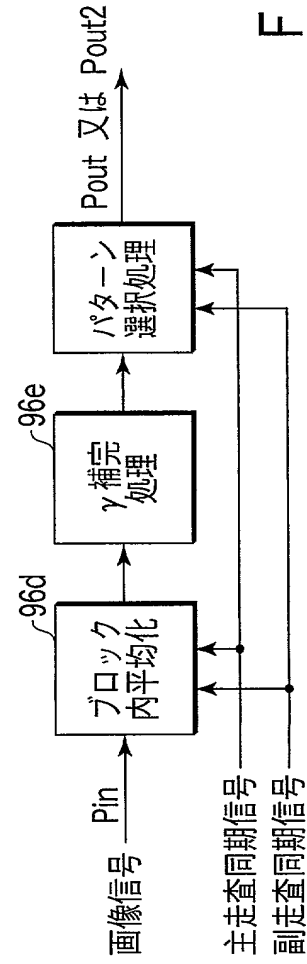


FIG. 11



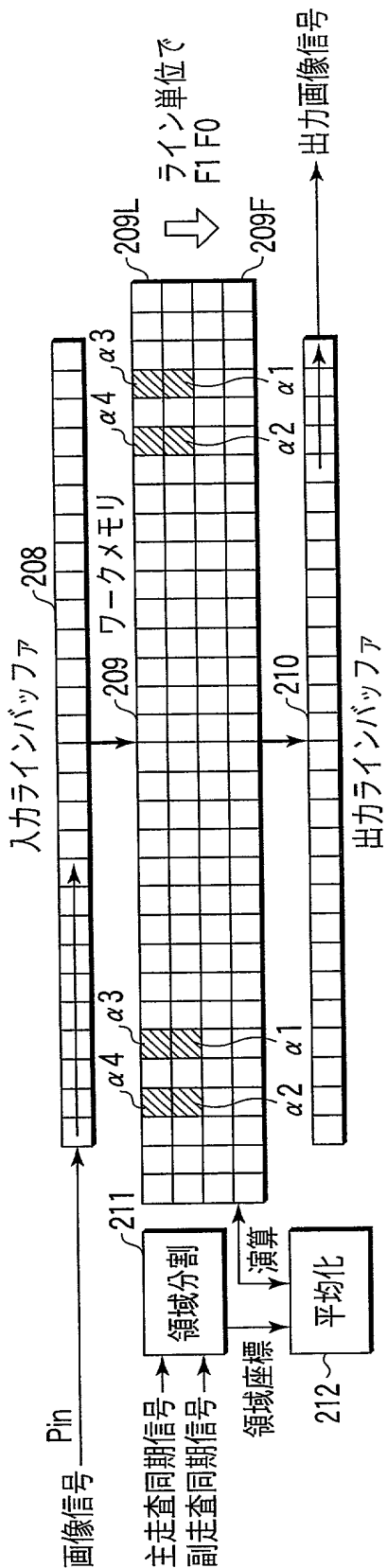


FIG. 12

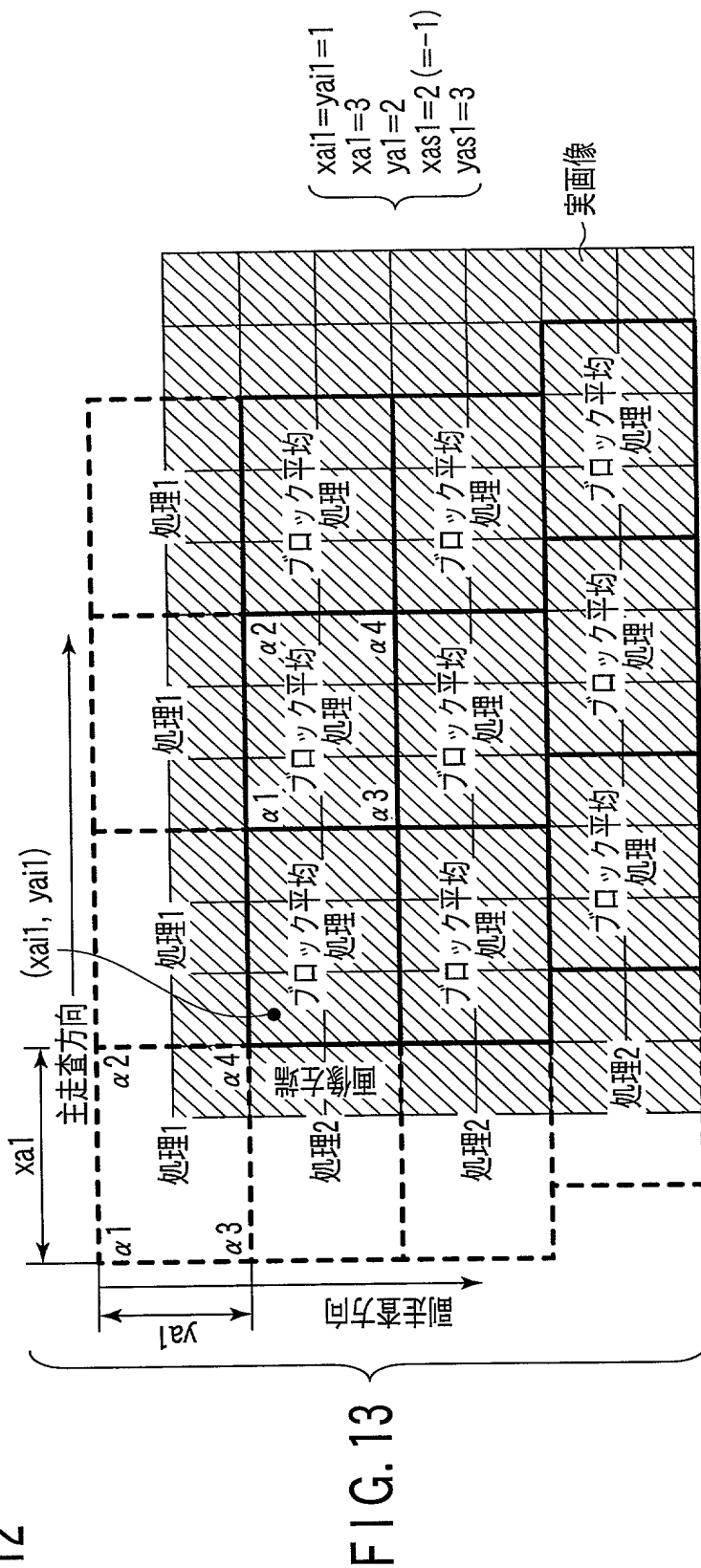


FIG. 13

ブロック平均化処理パラメータの構成例

略号	bit数	範囲、符号など	信号の意味
xai1	3	[0-5] ただし $0 \leq xai1 < xa1$	平均化ブロックの処理開始主走査座標
yai1	2	[0-2] ただし $0 \leq yai1 < ya1$	平均化ブロックの処理開始副走査座標
xa1	3	[1-6]	平均化ブロックのサイズ (主走査)
ya1	2	[1-3]	平均化ブロックサイズ (副走査)
xas1	3	[0-5] ただし $0 \leq xas1 < xa1$	平均化ブロックのスキュー
yas1	3	[1-4]	平均化ブロックのスキュー

FIG. 14

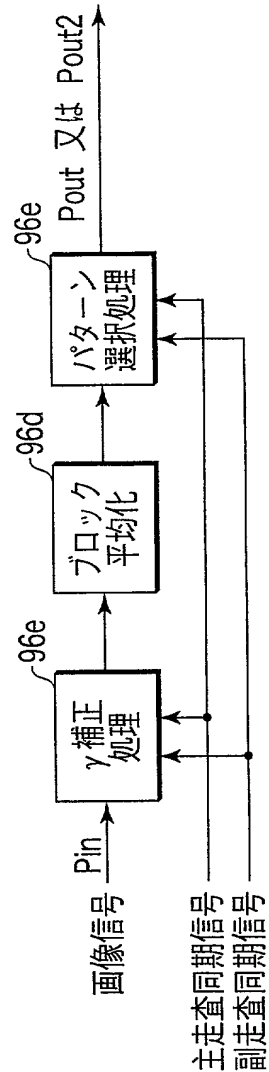


FIG. 15



